

(19) 大韓民国特許庁(KR)

(12) 公開特許公報(A)

(51) Int. Cl. ⁶	(11) 公開番号	特1999-0054226
H05K 1/02	(43) 公開日付	1999年07月15日
(21) 出願番号	10-1997-0074030	
(22) 出願日付	1997年12月26日	
(71) 出願人	三星電子株式会社	

(54) テスト設備のリレー印刷回路基板

要約

本発明はテスト設備に関するものであって、テスト設備にリレーPCBを設け、1つのICに形成された複数個の入出力ピンの中で所定個所の入出力ピンのみをリレーPCBに接続させ、これらを時分割方式でテストすることにより、一度に多くの数のICをテストすることができて、テスト費用が節減でき、かつ生産性が向上されることができる。

특 1999-0054226

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁶
H06K 1/02(11) 공개번호 특1999-0054226
(43) 공개일자 1999년 07월 15일

(21) 출원번호	10-1997-0074030
(22) 출원일자	1997년 12월 26일
(71) 출원인	삼성전자 주식회사 윤종용
(72) 발명자	경기도 수원시 팔달구 매탄3동 416 박대용 충청남도 아산시 배방면 복수리 산 74 남기현 충청남도 아산시 배방면 복수리 산 74 조근원 충청남도 아산시 배방면 복수리 산 74
(74) 대리인	임평섭, 정현영, 최재희

심사청구 : 없음(54) 테스트 설비의 릴레이 인쇄회로기판**요약**

본 발명은 테스트 설비에 관한 것으로, 테스트 설비에 릴레이 PCB를 설치하여 한 개의 IC에 형성된 다수 개의 입출력 핀 중 소정개수의 입출력 핀만을 릴레이 PCB에 접속시키고 이들을 시분할 방식으로 테스트함으로써 한번에 많은 수의 IC를 테스트할 수 있어 테스트 비용이 절감될 수 있고 생산성이 향상될 수 있다.

도표도**도2****형세서****도면의 간단한 설명**

도 1은 본 발명에 의한 테스트 설비의 구조를 개략적으로 나타낸 개념도이고,
도 2는 본 발명에 의한 릴레이 회로 구성 및 IC 테스트 방법을 설명하기 위한 개념도이다.

본 발명의 상세한 설명**본 발명의 목적****본 발명이 속하는 기술분야 및 그 분야의 종래기술**

본 발명은 테스트 설비에 관한 것으로, 더욱 상세하게는 IC의 다수개 입출력 핀 중 소정개수의 입출력 핀만을 접속시켜 시분할 방식으로 테스트하는 릴레이 인쇄회로기판을 설치하여 한번에 많은 개수의 IC의 신뢰성을 향상시킨 테스트 설비의 릴레이 인쇄회로기판에 관한 것이다.

일반적으로 테스트란 컴퓨터를 이용하여 만들어진 프로그램을 테스터(tester)장치에 실행시켜 패키징된 반도체 제품의 전기적 특성, 기능적 특성 및 제품의 속도등을 빠른 시간내에 검사하는 것으로, 패키징된 반도체 제품의 양품과 불량품을 구별하는 것이다.

테스트 설비는 크게 테스터(tester)장치와 핸들러(handler)장치로 구성되는데, 테스터 장치에는 반도체 제품의 전기적 특성 및 기능등이 프로그램되어 있어 핸들러 장치를 제어한다. 또한, 핸들러 장치는 테스터 장치에 전기적으로 접속되며 반도체 제품을 검사하기 위한 조건을 만들어 검사결과에 따라 반도체 패키지를 등급별로 분류하는 장치이다.

여기서, 핸들러 장치의 종류에는 크게 메모리(Memory) 핸들러와 로직(Logic) 핸들러로 구분된다. 메모리 핸들러 장치의 경우 메모리 디바이스(DRAM, SRAM, 그레픽등)의 테스트 시간증가와 패키지 종류의 다양화에 따라 32개 이상의 IC 동시에 측정할 수 있어야 하고 다양한 패키지에 대응할 수 있도록 장치의 융통성이 요구되고 있는 실정이다.

그러나, 예를 들어 메모리 디바이스 중 입출력 핀이 16핀 이상이며 한 개의 반도체 패키지 내에 2개의 셀이 실장된 그래픽 메모리의 경우 테스트 설비가 지닌 설비의 사양, 즉 IC의 입출력 핀이 접속되는 입출력 테스트핀의 개수가 한정되어 있기 때문에 한번에 많은 수의 IC를 테스트하는데 제약을 받게되어 생산성이 저하되고 테스트 비용이 증가되는 문제점이 있었다.

예를 들어, 테스트 설비 T5365로 그래픽 메모리 제품 중 읽는 기능인 셀과 읽고 쓸 수 있는 기능인 램이 하나의 반도체 패키지에 실장된 윈도우 램(Window Random Access Memory)을 테스트할 경우 한번(one cycle)에 8개의 윈도우 램밖에 테스트할 수 없다.

여기서, 윈도우 램에 내장된 램에는 32개의 입출력 핀이 있고, 셀에는 16개의 입출력 핀이 존재한다. 한편, T5365 테스트 설비의 사양은 윈도우 램 중 입출력 핀과 접속되는 입출력 테스트핀이 288개이고, 입출력 핀을 제외한 제어 핀, 그라운드 핀, Vcc핀등이 포함되는 드라이버 핀과 접속되는 드라이버 테스트 핀이 144개이다.

따라서, T5365 테스트 설비에 48개의 입출력 핀을 가진 윈도우 램을 6개 장착할 수 있지만 실제적으로는 2개의 윈도우 램을 장착하여 테스트하기 때문에 출원번호 95-37824번에 제안된 바와 같이 94개의 잉여분 입출력 접속 핀과 드라이버 접속 핀을 이용하는 방법으로 한번에 8개의 윈도우 램만을 테스트한다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 상기와 같은 문제점을 감안하여 안출된 것으로써, 한 개의 IC에 형성되어 있는 다수개의 입출력 핀 중 소정개수의 입출력 핀만을 접속하여 시분할 방식으로 테스트하는 릴레이 인쇄회로기판을 테스트 보드에 설치하여 한번에 8개 이상의 IC 테스트함으로써 테스트 비용의 절감 및 생산성을 향상시킨 테스트 설비의 릴레이 인쇄회로기판에 있다.

발명의 구성 및 작용

이와 같은 목적을 달성하기 위해서 본 발명은 테스트할 IC의 전기적 특성 및 기능등이 프로그램되어 있는 테스터부와, 상기 테스터부와 전기적으로 연결되어 상기 IC의 검사 조건을 만드는 핸들러와, 상기 핸들러 내부에 설치되며, 주 인쇄회로기판과, 상기 주 인쇄회로기판의 상부면에 실장되고 일면에 상기 IC가 장착되는 복수개의 소켓이 구비된 테스트 보드와, 상기 주 인쇄회로기판 및 상기 소켓에 전기적으로 연결되고 일면에 IC를 시분할적으로 테스트하기 위해 릴레이 회로가 형성된 릴레이 인쇄회로기판으로 구성된 테스트 헤드를 포함한다.

바람직하게, 상기 소켓에는 IC에 형성된 다수개의 입출력 핀 중 소정개수의 입출력 핀만이 접속되는 입출력 접속 핀과, 상기 IC의 드라이버 핀이 접속되는 드라이버 입출력 접속 핀과, 상기 릴레이 인쇄회로기판이 전기적으로 연결되는 릴레이 인쇄회로기판 접속 핀이 형성되어 있다.

바람직하게, 상기 입출력 접속 핀에 접속되는 소정개수의 입출력 핀을 제외한 나머지 입출력 핀은 릴레이 인쇄회로기판에 접속되어 시분할적으로 테스트된다.

이하 본 발명에 의한 테스트 설비 구조 및 테스트 방법을 첨부된 도면 도 1 및 도 2를 참조하여 설명하면 다음과 같다.

도 1은 본 발명에 의한 테스트 설비의 구조를 개략적으로 나타낸 개념도이고, 도 2는 본 발명에 의한 릴레이 회로 구성 및 IC 테스트 방법을 설명하기 위한 개념도이다. 여기서, 설명의 편의성을 위해 상기에서 설명한 윈도우 램을 예로 들어 설명하면 다음과 같다.

도 1에 도시된 바와 같이 테스트 설비(100)는 테스터부(110)와, 테스터부(110)에 전기적으로 연결되어 윈도우 램의 검사 조건을 만드는 핸들러(120)와, 핸들러(120) 내부에 설치되어 테스터부(110)에서 전달된 테스트 프로그램에 따라 복수개의 윈도우 램을 테스트하는 테스트 헤드(130)로 구성되어 있다.

여기서, 테스트 헤드(130)는 테스터부(110)와 전기적으로 연결된 주 인쇄회로기판(131)과, 주 인쇄회로기판(131)의 상부면에 실장되어 있고 전기적으로 연결되어 있으며 상부면에 윈도우 램이 장착되는 소켓(135)을 구비한 테스트 보드(133)와, 각 소켓(135)과 전기적으로 연결되고 일면에 도 2에 도시된 것과 같은 릴레이 회로가 구성되어 있어 윈도우 램 중 셀과 연결되어 있는 16개의 입출력 핀들(150)이 일대일로 접속되는 릴레이 인쇄회로기판(140)(이하, 릴레이 PCB라 한다.)으로 구성되어 있다.

바람직하게, 릴레이 PCB(140)에 셀의 입출력 핀들(150)을 전기적으로 접속시키는 이유는 셀에는 읽는 기능만 있기 때문에 테스트 응답속도가 빠르고 입출력 핀(150)의 개수가 작아 시분할 방법으로 입출력 핀들(150)을 테스트할 경우 테스트 시간이 적게 소모되기 때문이다.

각 소켓(135)에는 윈도우 램 중 램과 연결된 입출력 핀들과 입출력 핀을 제외한 제어 핀, 그라운드핀, Vcc핀등이 포함된 드라이버 핀과 릴레이 PCB(140)등이 전기적으로 접속되는 복수개의 접속핀(미도시)이 형성되어 있다. 바람직하게, 복수개의 접속핀 중 32개는 램에 연결된 입출력 핀들과 일대일로 접속되는 입출력 테스트핀(미도시)이고, 4개는 릴레이 PCB(140)와 전기적으로 연결되는 릴레이 PCB 접속핀(136)이며 나머지는 드라이버 테스트핀(미도시)이다.

한편, 릴레이 PCB(140)의 일면에 구성된 릴레이 회로의 개념도를 첨부된 도면 도 2를 참조하여 설명하면 다음과 같다.

릴레이 PCB(140)의 일단부에는 셀의 입출력 핀들(150)과 일대일로 접속되어 입출력 핀(150)에 테스트 신호를 전달하는 16개의 출력단자(141)가 형성되어 있고, 각각의 출력단자(141)에는 전기적 신호를 조정시간 동안 지연시키는 릴레이(143)가 연결되어 있다. 또한, 릴레이(143)에는 2개의 입력배선(145)(146)이 연결되어 있는데, 하나는 소켓(135)에 형성된 릴레이 PCB 접속핀(136)이 동축케이블(147)을 매개로 연결

되어 있어 릴레이 PCB 접속핀(136)으로부터 테스트 신호를 전달받는 테스트 신호 입력배선(145)이고, 나머지 하나는 주 인쇄회로기판(131)과 연결되어 릴레이(143)의 제어신호, 예컨대 시스템 인터페이스 제어 명령인 CW8, CW4, CW2, CW1을 입력받는 제어신호 입력배선(146)이다.

여기서, 한개의 릴레이 PCB 접속핀(136)은 순차적으로 4개의 테스트 신호 입력배선(145)과 연결되어 있어 4개의 테스트군, 즉 제 1 테스트군(149a)과 제 2 테스트군(149b)과 제 3 테스트군(149c)과 제 4 테스트군(149d)을 형성한다. 또한, 각 제어신호 입력배선들(146)은 각 테스트군(149a)(149b)(149c)(149d) 중 같은 위치에 형성된 4개의 제어신호 입력배선들(145)이 병렬로 연결되어 있고, 병렬로 연결된 4개의 제어신호 입력배선들(146)은 동일한 제어신호가 입력된다. 예를 들어 제 1 테스트군(149a) 중 첫 번째에 형성된 릴레이 A1과 연결된 제어신호 입력배선(146)과, 제 2 테스트군(149b) 중 첫 번째에 위치한 릴레이 A2와 연결된 제어신호 입력배선(146)과, 제 3 테스트군(149c) 중 첫 번째에 위치한 릴레이 A3과 연결된 제어신호 입력배선(146)과, 제 4 테스트군(149d) 중 첫 번째에 위치한 릴레이 A4와 연결된 테스트 입력배선(146)이 병렬로 연결되어 CW8 제어신호를 각각의 릴레이(143)에 전달한다.

이와 같이 구성된 테스트 설비(예컨대, T5365 테스트 설비)를 이용하여 윈도우 램을 테스트하는 과정을 설명하면 다음과 같다.

먼저, 테스트할 윈도우 램을 테스트 보드(133)의 소켓(135)에 장착하는데, 윈도우 램에 내장되어 있는 두 개의 섀들 램과 연결된 32개의 입출력 핀은 입출력 테스트핀에 일대일로 접속시키고 섀들 연결된 16개의 입출력 핀(150)은 릴레이 PCB(140)의 출력단자(141)에 전기적으로 연결시킨다. 여기서, 하나의 핸들러(120)에 장착되는 윈도우 램의 개수는 16개이다.

테스트 보드(133)에 윈도우 램이 장착되면 테스트부(110)는 입력된 테스트 프로그램에 따라 주 인쇄회로기판(131)에 테스트 신호 및 제어신호등과 같은 전기적 신호를 인가한다. 이때, 주 인쇄회로기판(131)에 인가된 전기적 신호 중 일부는 주 인쇄회로기판(131)에 형성된 금속배선을 따라 릴레이 PCB(140)에 전달되고 일부는 테스트 보드(133)에 인가된다. 여기서, 릴레이 PCB(140)에 인가되는 전기적 신호는 각 릴레이(143)를 순차적으로 제어하기 위한 제어 신호 CW8, CW4, CW2, CW1이고, 테스트 보드(133)에 인가되는 전기적 신호는 윈도우 램을 테스트하기 위한 테스트 신호이다.

이와 같이 테스트 보드(133)와 릴레이 PCB(140)에 전기적 신호가 인가되면 윈도우 램이 테스트되는데, 램의 경우 각 입출력 핀들이 입출력 테스트핀들과 일대일로 접속되어 있으므로 동시에 32개의 입출력 핀에 테스트 신호를 인가되지만, 섀들 경우 입출력 핀(150)이 릴레이 PCB(140)에 형성된 출력단자(141)와 일대일로 연결되어 있어 제어 신호에 따라 순차적으로 테스트 신호를 인가 받는다.

여기서, 릴레이 PCB(140)에 입출력 핀(150)이 전기적으로 연결되는 섀들의 테스트 과정을 도 2를 참조하여 좀더 상세히 설명하면 다음과 같다.

각 릴레이 PCB 접속핀(136)으로부터 테스트 신호가 전달되고 주 인쇄회로기판(131)에서 제어신호 CW8, CW4, CW2, CW1이 릴레이 PCB(140)에 인가된다.

첫 번째로, 제어신호 CW8은 제 1 테스트군(149a)에 포함된 릴레이 A1을 온(on)시켜 출력단자(141)에 접속된 SDQ 00에 테스트 신호를 인가하여 테스트한 후 SDQ 00이 테스트되면 릴레이 A1을 오프(off)시켜 테스트 신호를 차단시킨다. 이후, 제 2 테스트군(149b)에 포함된 릴레이 A2를 온(on)시켜 SDQ 4를 테스트하고 테스트가 완료되면 릴레이 A2를 오프(off)시켜 테스트 신호를 차단시킨다. 이어, 제 3 테스트군(149c)에 포함된 릴레이 A3을 온(on)시켜 SDQ 8을 테스트하고 테스트가 완료되면 릴레이 A3을 오프(off)시켜 테스트 신호를 차단시킨다. SDQ 8이 테스트되면 제 4 테스트군(149d)에 포함된 릴레이 A4를 온(on)시켜 SDQ 12를 테스트하고 테스트가 완료되면 릴레이 A4를 오프(off)시켜 테스트 신호를 차단시킨다.

두 번째로, 제어신호 CW4는 제 1 테스트군(149a)에 포함된 릴레이 B1을 온(on)시켜 출력단자(141)에 접속된 SDQ 1에 테스트 신호를 인가하여 테스트한 후 SDQ 1이 테스트되면 릴레이 B1을 오프(off)시켜 테스트 신호를 차단시킨다. 이후, 제 2 테스트군(149b)에 포함된 릴레이 B2를 온(on)시켜 SDQ 5를 테스트하고 테스트가 완료되면 릴레이 B2를 오프(off)시킨다. 이어, 제 3 테스트군(149c)에 포함된 릴레이 B3을 온(on)시켜 SDQ 9를 테스트하고 테스트가 완료되면 릴레이 B3을 오프(off)시킨다. SDQ 9가 테스트되면 제 4 테스트군(149d)에 포함된 릴레이 B4를 온(on)시켜 SDQ 13을 테스트하고 테스트가 완료되면 릴레이 B4를 오프(off)시킨다.

세 번째로, 제어신호 CW2는 제 1 테스트군(149a)에 포함된 릴레이 C1을 온(on)시켜 출력단자(141)에 접속된 SDQ 2에 테스트 신호를 인가하여 테스트한 후 SDQ 2가 테스트되면 릴레이 C1을 오프(off)시켜 테스트 신호를 차단시킨다. 이후, 제 2 테스트군(149b)에 포함된 릴레이 C2를 온(on)시켜 SDQ 6을 테스트하고 테스트가 완료되면 릴레이 C2를 오프(off)시킨다. 이어, 제 3 테스트군(149c)에 포함된 릴레이 C3을 온(on)시켜 SDQ 10을 테스트하고 테스트가 완료되면 릴레이 C3을 오프(off)시킨다. SDQ 10이 테스트되면 제 4 테스트군(149d)에 포함된 릴레이 C4를 온(on)시켜 SDQ 14를 테스트하고 테스트가 완료되면 릴레이 C4를 오프(off)시킨다.

네 번째로, 제어신호 CW1은 제 1 테스트군(149a)에 포함된 릴레이 D1을 온(on)시켜 출력단자(141)에 접속된 SDQ 3에 테스트 신호를 인가하여 테스트한 후 SDQ 3이 테스트되면 릴레이 D1을 오프(off)시켜 테스트 신호를 차단시킨다. 이후, 제 2 테스트군(149b)에 포함된 릴레이 D2를 온(on)시켜 SDQ 7을 테스트하고 테스트가 완료되면 릴레이 D2를 오프(off)시킨다. 이어, 제 3 테스트군(149c)에 포함된 릴레이 D3을 온(on)시켜 SDQ 11을 테스트하고 테스트가 완료되면 릴레이 D3을 오프(off)시킨다. SDQ 11이 테스트되면 제 4 테스트군(149d)에 포함된 릴레이 D4를 온(on)시켜 SDQ 15를 테스트하고 테스트가 완료되면 릴레이 D4를 오프(off)시킨다.

여기서, 제어신호 CW8, CW4, CW2, CW1은 동시에 인가되는 신호이다.

이와 같이 테스트 보드에 릴레이 PCB를 장착하여 IC를 테스트 할 경우 36개의 접속핀을 이용하여 윈도우 램에 형성된 48개의 입출력 핀을 테스트할 수 있으므로 한번에 테스트하는 IC 개수가 종래의 8개에서 16

개로 증가된다.

발명의 효과

이상에서 설명한 바와 같이 본 발명은 테스트 설비에 릴레이 PCB를 형성하여 한 개의 IC에 형성되어 있는 다수개의 입출력 핀 중 소정개수의 입출력 핀만을 릴레이 PCB에 접속시켜 시분할 방식으로 테스트함으로써 한 번에 많은 수의 IC 테스트하여 테스트 비용을 절감할 수 있고 생산성을 향상시킬 수 있는 효과가 있다.

(5) 청구의 범위

청구항 1

테스트될 IC의 전기적 특성 및 기능등이 프로그램되어 있는 테스터부와;

상기 테스터부와 전기적으로 연결되어 상기 IC의 검사 조건을 만드는 핸들러와;

상기 핸들러 내부에 설치되며 주 인쇄회로기판과, 상기 주 인쇄회로기판의 상부면에 설치되고 일면에 상기 IC가 장착되는 복수개의 소켓이 구비된 테스트 보드와; 상기 주 인쇄회로기판 및 상기 소켓에 전기적으로 연결되고 일면에 IC를 시분할적으로 테스트하기 위해 릴레이 회로가 형성된 릴레이 PCB으로 구성된 테스트 헤드를 포함하는 것을 특징으로 하는 테스트 설비의 릴레이 PCB.

청구항 2

제 1 항에 있어서, 상기 IC는 하나의 IC에 두 개의 셀이 내장된 듀얼 포트인 것을 특징으로 하는 테스트 설비의 릴레이 PCB.

청구항 3

제 1 항에 있어서, 상기 소켓에는 IC에 형성된 다수개의 입출력 핀 중 소정개수의 입출력 핀만이 접속되는 입출력 접속핀과;

상기 IC의 드라이버 핀이 접속되는 드라이버 입출력 접속핀과;

상기 릴레이 PCB에 전기적으로 연결되는 릴레이 PCB 접속핀이 형성된 것을 특징으로 하는 테스트 설비의 릴레이 PCB.

청구항 4

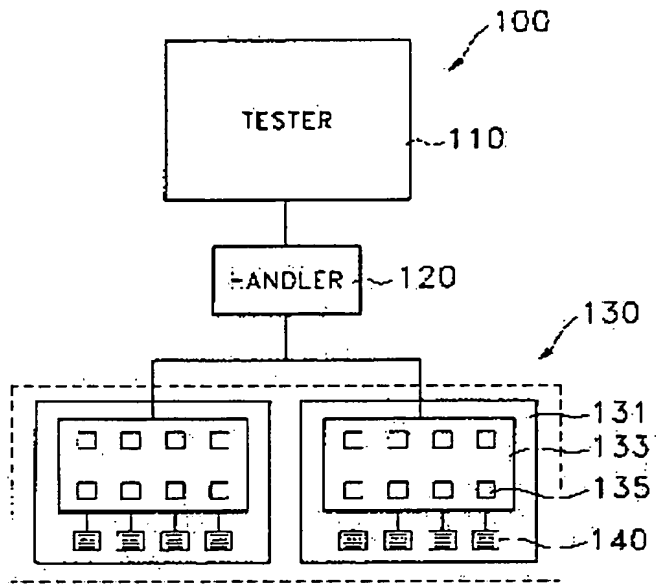
제 3 항에 있어서, 상기 입출력 접속핀에 접속되는 소정개수의 입출력 핀을 제외한 나머지 입출력 핀은 릴레이 PCB에 접속되어 시분할적으로 테스트되는 것을 특징으로 하는 테스트 설비의 릴레이 PCB.

청구항 5

제 4 항에 있어서, 상기 릴레이 PCB에 접속되는 상기 입출력 핀의 개수는 상기 입출력 접속핀에 접속되는 상기 입출력 핀의 개수보다 작은 것을 특징으로 하는 테스트 설비의 릴레이 PCB.

도면

도 1



도면2

